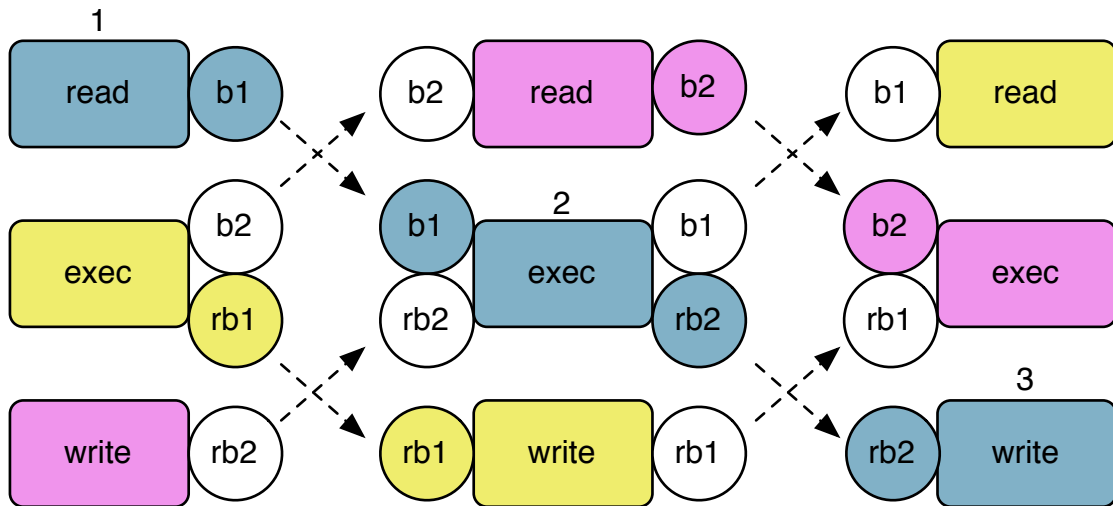
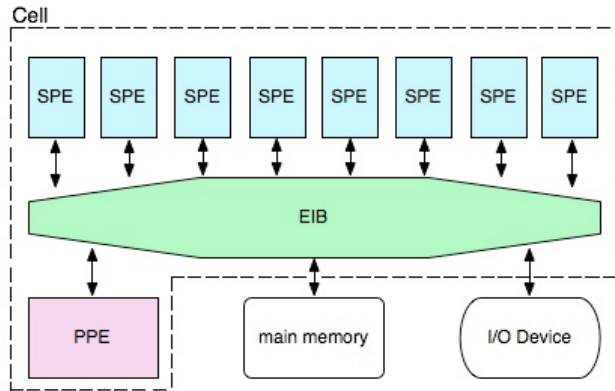


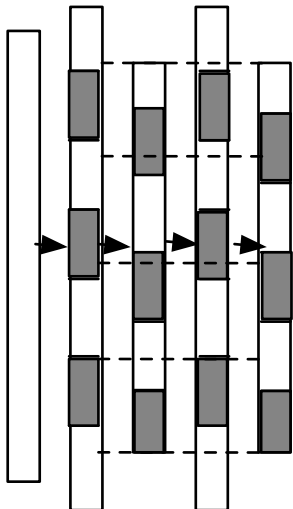
# Cell のアーキテクチャ

Cellは「ヘテロジニアス・マルチコアプロセッサ」といわれる、制御系プロセッサコア(PPE)と演算系プロセッサコア(SPE)の異なるコアで構成されている



SPU内部では、読み込み(read)、実行(exec)、書き出し(write)の3つの動作が3段パイプラインで実行される

# Bitonic Sort の台数効果



dataを奇数、偶数のブロックごとにdataを分け、2ブロックごとに並列にソートを行う。1ブロックずらして、繰り返す。

右に実行結果のグラフを示す。グラフの縦軸は実行時間(sec)、横軸は要素数を表す。

