



並列プログラミングフレームワーク
Ceriumの改良

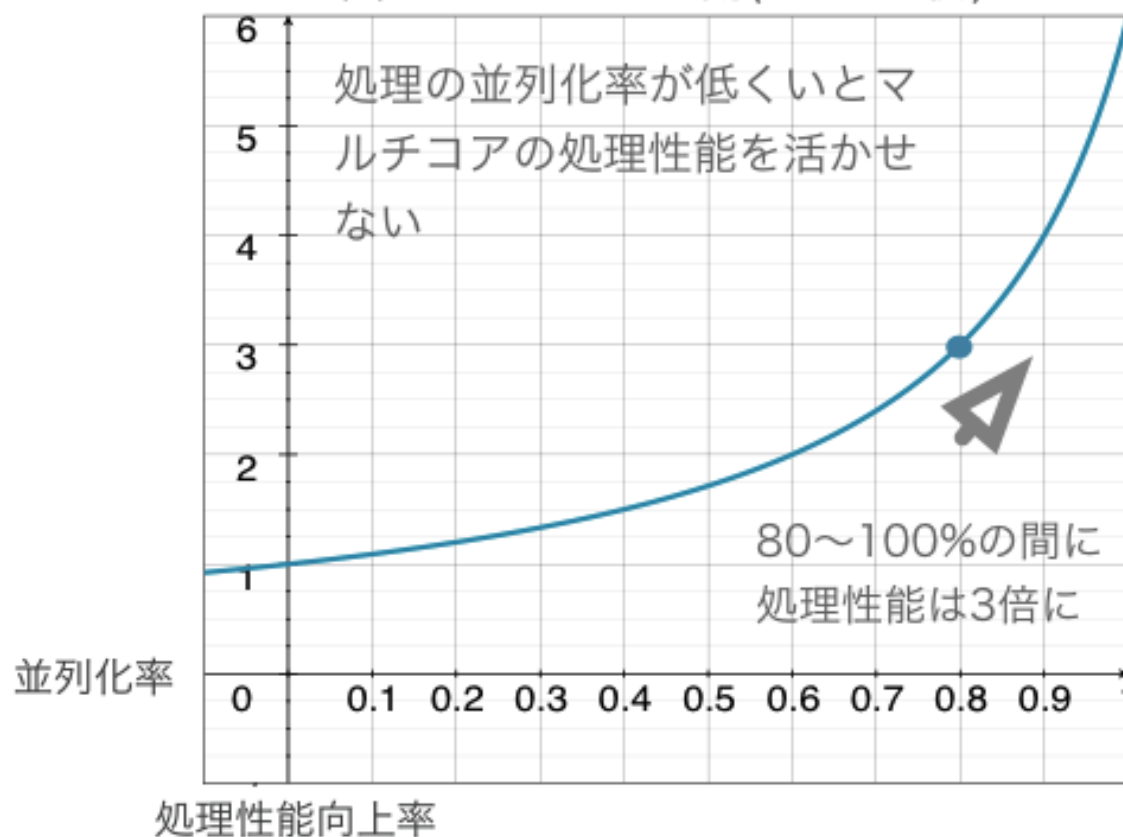
金城 裕 (並列信頼研究室)

○ 研究概要

Cell Broadband Engine 用の 並列プログラミングフレームワーク Cerium の改良を行い、 並列処理の並列度の向上、共有メモリ環境のCPU対応に成功した

- Cerium を用いた開発では、高い並列度が保証されていない
- PS3/Cell 以外のマルチコアCPUに最適化されていない

図:アムダールの法則(6コアの例)



Cellアーキテクチャ

PPE: 制御用のコア

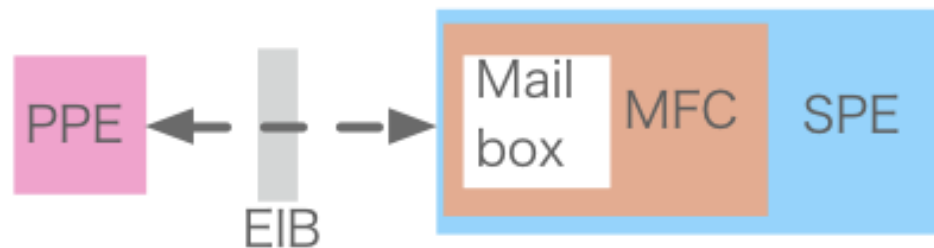
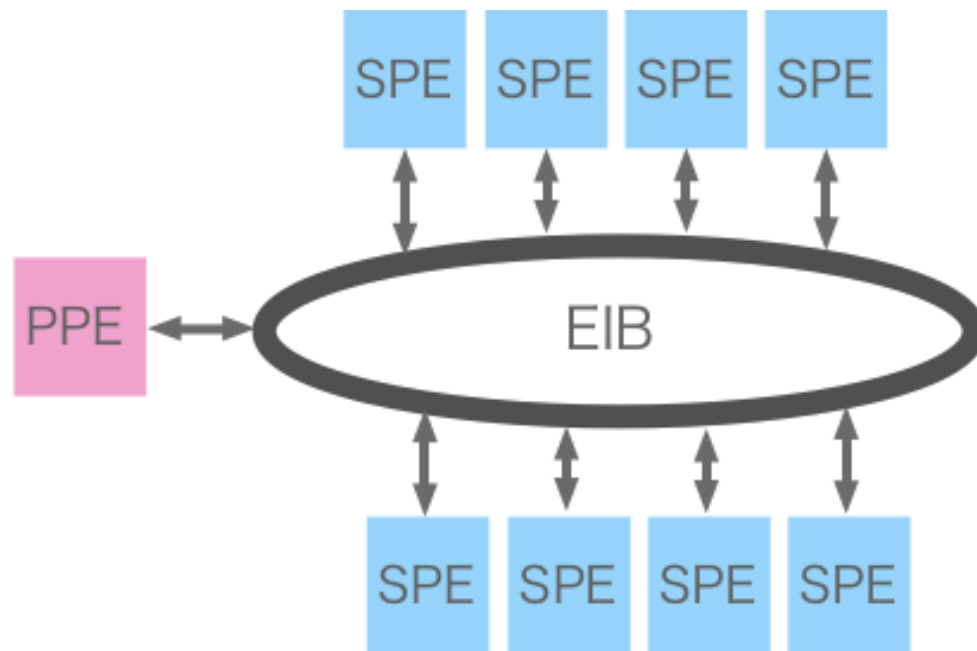
SPE: 演算用のコア

EIB: リングバス

MFC: DMA, Mail 命令を制御

Mailbox: PPEとSPE間の32bit
メッセージやり取りのキュー

- PPE → SPE (キューサイズ4)
- SPE → PPE (キューサイズ1)



○ PPEとSPEのパイプライン

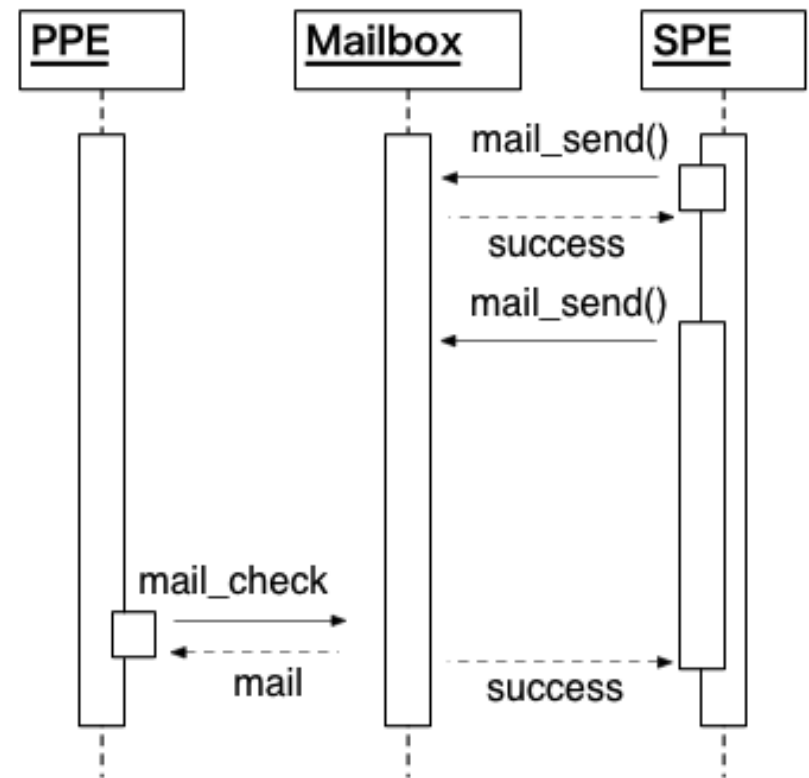
Mail のタイミング

SPE -> PPE

Task の終了時

書き込み先のキューがいっぱいの場合、PPE から読み込まれるまで SPE は待つ

図:Mail 書き込み待ちが発生する例



○ PPEとSPEのパイプライン

MailQueue: ソフトウェアMailQueue を実装、Mail が書き込めない場合にキューイングする

TaskArray: Task をグルーピングしMailの回数を削減

レンダリング ball bound

	FPS	Mail 待ち割合	稼働率	稼働率向上差
改良なし	30.2	74.3%	23.7%	-
TaskArray適用	32.2	66.7%	30.8%	+7.1%
MailQueue適用	41.7	56.8%	40.0%	+10.8%

Cell依存記述の隠蔽

Task 内のDMA転送命令を隠蔽する
MemorySegment(MS)を実装
MainMemoryとSPE LSをマッピング
Intel Xeon などの共有メモリ環境に対応した

